

To Search & Research

[Home](#) | [Search](#) | [Order](#) | [Shopping Cart](#) | [Login](#) | [Site Map](#) | [Help](#)



Country: JP Japan

Kind:

Inventor(s): ITO AKIRA  
HATTORI KUNIHIRO

Applicant(s): MITSUBISHI CABLE IND LTD  
[News, Profiles, Stocks and More about this company](#)

Issued/Filed Dates: Sept. 8, 1989 / March 4, 1988

Application Number: JP1988000052325

IPC Class: H01L 33/00; B41J 3/21

Abstract:

Other Abstract Info Foreign References:


DERABS G89-304845 DERG89-304845

(No patents reference this one)

Powered by DB2 and NetData

Nominate this invention for the Gallery...

## JP1225377A2: LED ARRAY


 [View Images \(1 pages\)](#) | [View INPADOC only](#)


**Purpose:** To make an LED array have high density and brightness, by mounting a crystal layer including an active layer on a substrate and manufacturing an LED dot array after forming grooves which cut the active layer at least into a number of pieces in a crystal layer to manufacture an LED dot array and then causing the width of each groove between LED dots to have a constant value or less, thereby mounting electrodes at the substrate and respective LED dots.


**Constitution:** Each width of grooves which form LED dots where light emitting points are isolated one another is 20μm or less. This device is composed of a number of the LED dots P having a double hetero structure consisting of: a p-type GaAs substrate B; a p-type AlGaAs clad layer 1 where epitaxial growths are performed in order on the substrate B; a p-type AlGaAs active layer 2; and an n-type AlGaAs clad layer 3, n-side electrodes E1 which are mounted on the clad layer 3 as well as a p-side electrode E2 which is mounted at the substrate B. The grooves 5 cut the active layer 2 of the LED dots P into pieces. In this way, a number of independent light emitting points, that is, an LED dot array, is completed.

COPYRIGHT: (C)1989, JPO&Japio


**Alternative Searches**


 [Patent Number](#)


 [Boolean Text](#)

 [Advanced Text](#)

**Browse**

 [U.S. Class by title](#)

 [U.S. Class by number](#)

 [IBM Technical Disclosure Bulletin](#)

[Privacy](#) | [Legal](#) | [Gallery](#) | [IP Pages](#) | [Advertising](#) | [FAQ](#) | [Contact Us](#)



(19)

(11) Publication number: **01225377 A**

Generated Document.

**PATENT ABSTRACTS OF JAPAN**(21) Application number: **63052325**(51) Intl. Cl.: **H01L 33/00 B41J 3/21**(22) Application date: **04.03.88**

(30) Priority:

(43) Date of application publication: **08.09.89**

(84) Designated contracting states:

(71) Applicant: **MITSUBISHI CABLE IND LTD**(72) Inventor: **ITO AKIRA  
HATTORI KUNIHIRO**

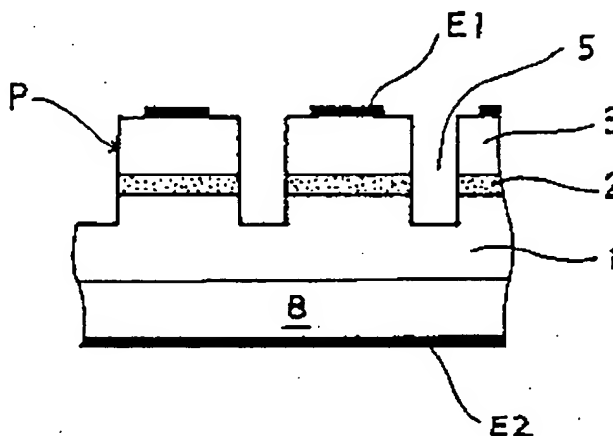
(74) Representative:

**(54) LED ARRAY**

(57) Abstract:

**PURPOSE:** To make an LED array have high density and brightness, by mounting a crystal layer including an active layer on a substrate and manufacturing an LED dot array after forming grooves which cut the active layer at least into a number of pieces in a crystal layer to manufacture an LED dot array and then, causing the width of each groove between LED dots to have a constant value or less, thereby mounting electrodes at the substrate and respective LED dots.

**CONSTITUTION:** Each width of grooves which form LED dots where light emitting points are isolated one another is  $20\mu\text{m}$  or less. This device is composed of a number of the LED dots P having a double hetero structure consisting of: a p-type GaAs substrate B; a p-type AlGaAs clad layer 1 where epitaxial growths are performed in order on the substrate B; a p-type AlGaAs active layer 2; and an n-type



AlGaAs clad layer 3, n-side electrodes E1 which are mounted on the clad layer 3 as well as a p-side electrode E2 which is mounted at the substrate B. The grooves 5 cut the active layer 2 of the LED dots P into pieces. In this way, a number of independent light emitting points, that is, an LED dot array, is completed.

COPYRIGHT:  
(C)1989,JPO&Japio

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 平1-225377

⑮ Int. Cl.<sup>4</sup>

識別記号

庁内整理番号

⑬ 公開 平成1年(1989)9月8日

H 01 L 33/00  
B 41 J 3/21

A-7733-5F  
L-7612-2C

審査請求 未請求 請求項の数 2 (全4頁)

⑭ 発明の名称 LEDアレイ

⑰ 特 願 昭63-52325

⑱ 出 願 昭63(1988)3月4日

⑲ 発 明 者 伊 藤 晃 兵庫県伊丹市池尻4丁目3番地 三菱電線工業株式会社伊丹製作所内

⑲ 発 明 者 服 部 邦 裕 兵庫県伊丹市池尻4丁目3番地 三菱電線工業株式会社伊丹製作所内

⑳ 出 願 人 三菱電線工業株式会社 兵庫県尼崎市東向島西之町8番地

㉑ 代 理 人 弁理士 高 島 一

明 細 書

1. 発明の名称

LEDアレイ

2. 特許請求の範囲

(1) 基板上に活性層を含む結晶層を設け、少なくとも活性層まで結晶層を多数に寸断する溝を形成してLEDドットアレイを作製し、LEDドット間の溝の幅が20μ以下であり、基板及び各LEDドットに電極を設けたことを特徴とするLEDアレイ。

(2) 前記結晶層がダブルヘテロ構造を有し、前記LEDアレイがLEDプリンタの光源であることを特徴とする請求項(1)記載のLEDアレイ。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、単位長当たりのLEDドットを高密度かつ高輝度にしたLEDアレイ、特にLEDプリンタの光源に最適なLEDアレイに関する。

(従来の技術)

プリンタはコンピュータの処理結果やディスプレイ上の文字、図形情報を紙に出力してハードコ

ピーを作製する装置で、大別すると、用紙一行分の印字を一回でできるラインプリンタと、タイプライタのように一字ずつ印字するシリアルプリンタがあり、また、印字方式にはドラムやベルトを機械的にたたいて印字するインパクト型と、静電気、放電現象、インクなどを利用して印字するノンインパクト型がある。

最近インパクト型プリンタに代わって騒音の少ないノンインパクト型プリンタが急速に普及しつつある。ノンインパクト型の中でレーザービームプリンタ、液晶シャッタープリンタ、LEDプリンタが特に脚光を浴びてその採用数も増加しつつある。これら電子写真方式の中でLED方式は中速機としての用途が当初意図されていたが、レーザービームプリンタに比べて可動部のないこと、調整誤差が少ないことなどから超高速プリンタの能力の可能性が出てきた。LEDプリンタは光源となるヘッドが集束性ロッドレンズアレイとLEDアレイチップの採用により完全に固体化、電子走査

化されており、小型で信頼性の高い電子写真方式プリンタとして知られている。

LEDを光源として用いたLEDプリンタは概して電した感光体表面の所望の部分でLEDを用いて放電させ、電荷をもたせたトナーで現像、転写する方式を採っている。たとえばA4サイズ用のプリンタでは、このA4サイズの長さに対応するLEDドットアレイを必要とし、LEDの光は集束性ロッドレンズによって感光面に結像させる。このLED表示素子は第6図に示すように、各1個ずつのLEDを有する発光部30を一定間隔を置いて配置したものである。発光部30は配線部31に電気的に接続されている。

このように特に高速印字に適しているLEDプリンタのキーデバイスであるLEDヘッドを中心に、LEDプリンタの小型化、高速化及び高印字品質化に対して、まず小型化が達成できたのはLEDアレイチップを高精度に1列に配列するための技術が確立されたことによる。現段階では400ドット/インチの解像度のヘッドまでは1列

することにより対処することが望ましいが、現段階ではまだダブルヘテロ構造のLEDアレイは提供されておらず、高輝度化を狙ったAlGaAsとシングルヘテロ構造との組み合わせによる約20μW/ドットのものが高輝度である。

従って本発明の目的は、以上の問題点を鑑みて、より一層の高密度で高輝度のLEDアレイ、特にLEDプリンタの光源としてその高印字品質化を可能にするLEDアレイを提供することにある。

#### (課題を解決するための手段)

前記目的を達成するLEDアレイは、基板上に活性層を含む結晶層を設け、少なくとも活性層まで結晶層を多数に寸断する溝を形成してLEDドットアレイを作製し、LEDドット間の溝の幅が20μ以下であり、基板及び各LEDドットに電極を設けたことを特徴とするものである。

本発明のLEDアレイは、互いに分離された発光点であるLEDドットを形成している溝の幅が20μ以下であることにより、少なくとも400ドット/インチの精細度は優に達成可能で、溝の幅

配列が実用化されており、より高解像度化も技術的には可能であるが、480ドット/インチ程度が1列配列方式の現状技術での実用化の限界と考えられている。さらに、高速化のためにLED自体の高効率化により高出力を得る検討も行われている。すなわち、従来のこのLED材料であるGaPAsホモ接合LEDに代えてAlGaAsシングルヘテロ接合LEDを用いるものであり、0.6W/cdの高出力のものが得られている。また高印字品質化では400ドット/インチの高密度化が実用されている。

#### (発明が解決しようとする課題)

このように、これからのプリンタの主流になると目されているノンインパクト型LEDプリンタの一層の小型化、高速化、高印字品質化に向けての開発が試行されている。このうち特に高印字品質化にはLEDアレイの高密度化並びに高輝度化の実現が欠かせない要件であるが、現状ではせいぜい400ドット/インチが限度である。また高輝度化は前述したようにGaPAsに代えてAlGaAsを用い、シングルヘテロさらにはダブルヘテロ構造に

を最小限(たとえば2μ程度)にすれば600ドット/インチも実現することができる。

また活性層の半導体材料としてAlGaAsを選択すれば、GaPAsに比較して高出力が得られ、シングルヘテロさらにはダブルヘテロ構造を採ればより高輝度、たとえばAlGaAsとダブルヘテロ構造との併用により少なくとも約60μW/ドットが期待できる。

なお、本発明のLEDアレイに使用する半導体材料には特に制限はなく、GaAs、GaPAs、AlGaAs、GaP、GaInPなど各々の材料の特性を活かして用いればよい。

#### (実施例)

以下、本発明のLEDアレイを図面に基づいて詳細に説明する。

第1図はその実施例を示す。このLEDアレイは、p型GaAs基板Bと、基板B上に順にエピタキシャル成長させたp型AlGaAsクラッド層1、p型AlGaAs活性層2及びn型AlGaAsクラッド層3からなるダブルヘテロ構造の多数のLEDドットP(

図面では一部だけを示す)と、クラッド層 3 に設けた  $n$  側電極 E 1 と、基板 B に設けた  $p$  側電極 E 2 とを有する。図からも明らかな如く、各 LED フット P は 5 によって互いに分離されており、溝 5 は LED フット P の活性層 2 を寸断し、これにより多数の独立した発光点である LED フットアレイが形成されている。なお、より高密度化が必要な場合は  $p$  型 GaAs 基板 B を取り除いた構造としてもよい。

かかる構造の LED アレイの高密度発光パターンを第 2 図に示す。各 LED フット P は四角柱状を呈し、電極 E 1 は LED フット P の頂部すなわちクラッド層 3 の上部を略縦断する細長いものであり、各 LED フット P に交互に連するように配置されている。

ここにおいて、たとえば溝 5 の幅  $w$  は  $5\mu$ 、LED フット P の大きさは  $a=40\mu$ 、 $b=60\mu$  程度であり、この場合には LED アレイを約 564 フット/インチまで高密度化することができる。さらに発光パターンの精度にも依るが幅  $w$  を  $2\mu$  程度

の LED アレイの製造方法には特に限定はなく、常套手段で行えばよいが、LED アレイの製造工程で特に重要である LED フットアレイの作製時に基板上の結晶層を多数に独立分離する溝を形成する際のエッチング方法としては、特に塩素と水素または塩素と金属水素化合物ガスよりなる混合ガスを用いるエッチング方法を探ることが好ましい(特願昭 62-62216 号、特願昭 62-74990 号、特願昭 62-74991 号参照)。これらに開示のエッチング方法によれば、異方性のエッチング速度を各種化合物半導体材料により異なることなく等速的に大きくすることができる。従って、均一な狭い幅の溝を容易かつ高速に形成でき、より一層の高密度化 LED アレイを得るには有用なエッチング技術である。ちなみに、通常の湿式エッチングではこのような高密度の溝を形成するのは困難である。

#### 〔発明の効果〕

本発明の LED アレイは、以上説明したように成されているので、以下に記載されるような効

果を奏することとは可能であり、604 フット/インチを達成できる。

上記実施例では、AlGaAs とダブルヘテロ構造と相まってかなりの高出力(少なくとも  $60\mu W/\text{フット}$ )が簡単に得られ、しかもプリンタの印字速度は光出力に比例するので高速印字が達成可能となる。

本発明の LED アレイの発光パターンの別例を第 3 図に、並びにその発光パターンを有する LED アレイの断面を第 4 図に示す。各 LED フット P が溝 5 によって互いに分離され、 $n$  側電極 E 1 が LED フット P の上部の周囲に設けられている。基板 B 及び LED フット P を構成する半導体材料は第 1 図に示したものと同一である。この LED アレイの寸法例を挙げると、LED フット P の大きさは横×縦  $=40\times 60\mu$ 、溝 5 の幅  $10\mu$ 、電極 E 1 の LED フット P 上での幅  $5\mu$ 、 $\alpha=90^\circ$ 、 $\beta=110^\circ$  で、約 430 フット/インチの精細度となる。

なお、上記実施例に示したものに限らず本発明

果を奏する。

基板上に設けられた活性層を含む結晶層を該結晶層の少なくとも活性層まで多数に寸断する溝の幅が  $20\mu$  以下であることにより、高精細度の LED フットが簡単に得られ、発光パターンの精度によつては 600 フット/インチ程度までの高密度化を実現することができる。また半導体材料として AlGaAs などを使用し、シングルヘテロさらにはダブルヘテロ構造を採用すればかなりの高出力(たとえば AlGaAs とダブルヘテロ構造の組み合わせでは  $100\mu W/\text{フット}$  程度)が可能となる。

従って、本発明の LED アレイをプリンタの光源として用いれば高密度かつ高輝度特性により特に高品質な印字が得られ、付随的に印字の高速化を達成することもある。

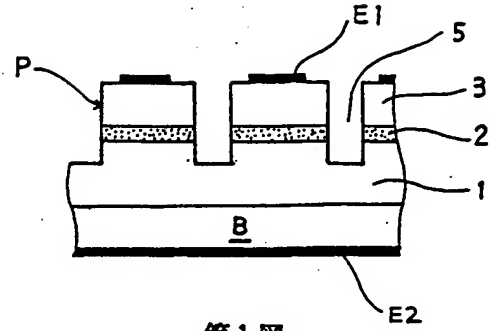
#### 4. 図面の簡単な説明

第 1 図は本発明の LED アレイの一実施例の略断面図、第 2 図は第 1 図のアレイの発光パターンを示す略平面図、第 3 図は発光パターンの別例を示す略平面図、第 4 図は第 3 図の発光パターンを

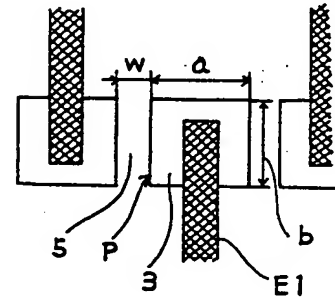
有するLEDアレイの略断面図、第5図はプリント用のLEDアレイの発光パターン例を示す略図である。

- |       |                 |
|-------|-----------------|
| B     | : p型GaAs基板      |
| 1     | : p型AlGaAsクラッド層 |
| 2     | : p型AlGaAs活性層   |
| 3     | : n型AlGaAsクラッド層 |
| 5     | : 溝             |
| P     | : LEDドット        |
| E1、E2 | : 電極            |

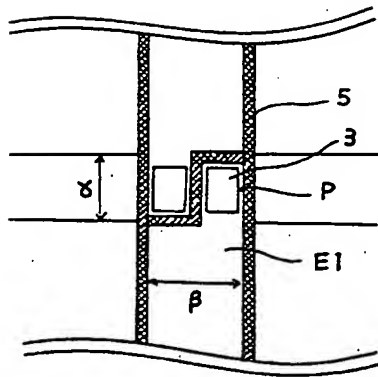
特許出願人 三菱電線工業株式会社  
代理人 弁理士 高 島



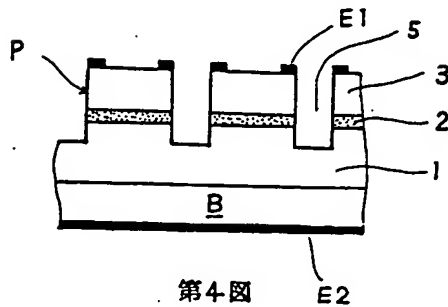
第1図



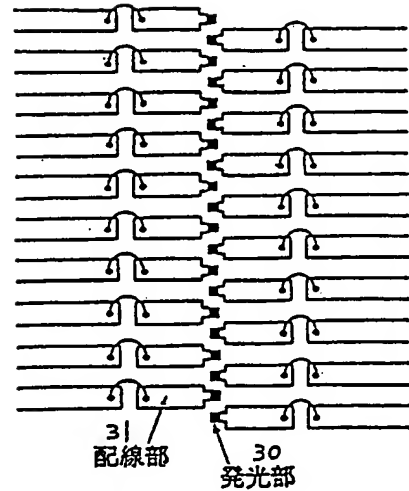
第2図



第3図



第4図



第5図